INITIATION

A LA PRATIQUE DE L'ÉLECTRONIQUE

V - LES CIRCUITS LOGIQUES

AFIN de bien savoir manipuler les circuits digitaux, il ne suffit pas de savoir énumérer les fonctions logiques fondamentales. Il est indispensable de connaître quelques « formules » de logique qui paraitront d'ailleurs évidentes si on se souvient que le comportement de portes ET et OU à n entrées est comparable à n interrupteurs qui seraient insérés, en série pour la première, et en parallèle pour l'autre. Nous montrerons ensuite que les théorèmes de De Morgan permettent de réaliser une fonction logique avec des portes d'un type ou d'un autre. L'emploi des circuits TTL donne le moyen de construire aisément un montage dont les états sont contrôlés grâce à des diodes électro-luminescentes.

En guise de rappel nous avons placé dans le tableau 1 les trois fonctions ET, OU et NON qui sont les trois fonctions principales avec lesquelles sont obtenues les autres fonctions logiques, dont les NAND et les NOR. La première est une fonction ET suivie d'une négation, l'autre une fonction OR suivie aussi d'une négation.

Pratique des circuits logiques

Dans l'article précédent nous avons montré comment réaliser des portes logiques, d'abord avec des circuits « discrets » comme des diodes, des transistors et des résistances, puis avec des circuits intégrés TTL. Nous espérons que vous avez réalisé ces montages sur une plaque de connexion. Vous avez ainsi pu vous rendre compte par vous-même que, premièrement les circuits TTL ne coûtent vraiment pas chers par rapport aux autres composants, et que, deuxièmement, les circuits TTL sont d'un emploi très facile.

Mais il faut cependant être assez prudent en manipulant ces circuits. Ces précautions portent d'abord sur la mise en place du circuit intégré sur son support. Il faut que les deux rangées de broches soient bien alignées et distantes entre elles de huit millimètres environ. L'espace entre deux broches consécutives doit être de 2,5 mm.

Les broches peuvent être redressées en mettant sur champ le circuit intégré et en appuyant la rangée de broches sur une surface dure. Ainsi le circuit pourra être facilement enfiché sur son support.

Pour enlever le circuit inté-

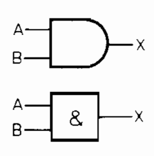
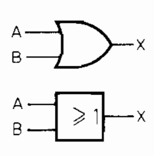
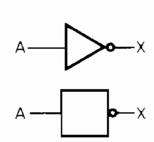
FONCTION	REPRÉSENTATION	RELATION	CIRCUIT TTL
ET		$X = A . B$	7408 (4 portes ET a 2 entrées)
OU		$X = A + B$	7432 (4 portes OU a 2 entrées)
NON (NEGATION)		$X = \overline{A}$	7404 (6 inverseurs)

Tableau I

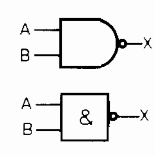
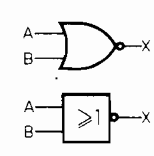
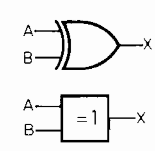
FONCTION	REPRÉSENTATION	RELATION	CIRCUIT TTL
NAND		$X = \overline{A . B}$	7400 (4 portes NAND a 2 entrées)
NOR		$X = \overline{A + B}$	7402 (4 portes NOR a 2 entrees)
XOR (ou OU-EXCLUSIF)		$X = A \odot B$ ou $X = \overline{AB} + \overline{AB}$	7486 (4 portes XOR a 2 entrées)

Tableau II

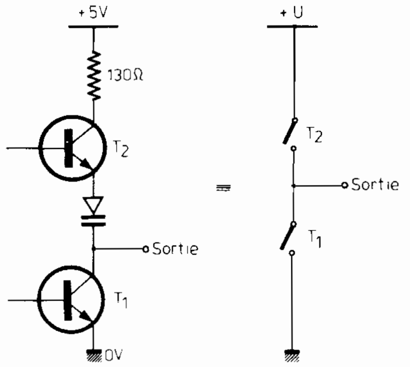


Fig. 1. – Sortie d'un totem pôle d'un circuit TTL et son schéma électrique équivalent.

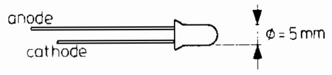


Fig. 2. – Représentation d'une LED.

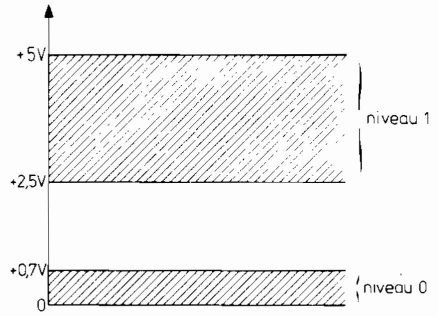
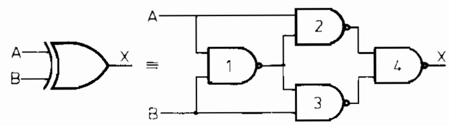


Fig. 3. – Rapport entre la tension et le niveau logique.



A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

Fig. 4. – Fonction XOR : représentation symbolique. Schéma équivalent et table de vérité.

gré de son support, on le soulèvera avec précaution en le prenant entre le pouce et l'index. Si cela s'avère difficile, on peut alors amorcer l'extraction en utilisant une lame de tournevis de 3 mm que l'on insérera entre le circuit et la plaque, parallèlement aux deux rangées de broches.

Une autre précaution est le respect de la valeur de la tension nominale d'alimentation qui est de 5 V pour ces circuits TTL. Cette tension d'alimentation ne doit jamais dépasser 7 V, sinon le circuit est en danger de mort.

Le point encore le plus important à considérer est la sortie du « totem pôle » (fig. 1). On sait que ce dernier est composé principalement de deux transistors T_1 et T_2 fonctionnant en commutation et qui reçoivent sur la base des signaux en opposition. Lorsque T_1 est bloqué, T_2 est passant, et inversement. Le point noir est que si la synchronisation n'est pas rigoureuse entre l'ouverture et la fermeture de ces commutateurs, T_1 et T_2 peuvent être pendant un très court instant passants. Il en résulte un fort appel de courant sur l'alimentation, ce qui peut provoquer des changements d'état dans les autres circuits alimentés par la même tension d'alimentation. Pour pallier ce défaut un condensateur électrochimique ayant une bonne valeur (2 000 μF 6 V) est placé aux bornes de la tension d'alimentation, au cas où plusieurs circuits intégrés seraient utilisés en même temps.

D'après ce qui vient d'être dit, il est très dangereux de relier ensemble deux sorties totem pôle. Imaginez ce qui arriverait si une sortie d'une porte à l'état 1 était connectée à la sortie d'un autre circuit étant à l'état 0.

En ce qui concerne la visualisation des états logiques, il est pratique d'utiliser une diode électroluminescente ou LED (fig. 2). Ces diodes ont la propriété de s'éclairer lorsqu'elle sont polarisées en direct. Pour les LED de couleur verte (CQY72 et CQY94), ainsi que pour celles de couleur jaune (CQY74 et CQY96), cette tension de polarisation est d'environ 2,7 V pour un courant direct de 10 à 20 mA. Avec un même courant, cette tension est de 1,6 V pour les LED rouges (CQY40). On utilise de préférence une verte ou une jaune qui peut être à la rigueur branchée directement entre la sortie d'un totem pôle et la masse. Quand la sortie de la porte est à l'état « 1 », la tension en ce point est égale à 5 V moins les chutes inévitables dans la résistance intérieure de 130 ohms, dans le transistor T_1 et dans la diode. La tension aux bornes de la diode électroluminescente est de ce fait égale à 2,8 V. Les gens prudents inscrivent entre la sortie du circuit et la LED une résistance de l'ordre de 100 Ω.

En technique TTL, le niveau logique 1 est compris entre + 2,5 et + 5 V. En aucune façon, l'entrée d'une porte ne doit dépasser + 5,5 V. Le niveau zéro est situé entre 0 et 0,7 V (fig. 3).

Il faut également savoir que si on laisse « en l'air » l'entrée d'une porte TTL, autrement dit si une entrée n'est branchée ni au + 5 V, ni à 0 V, tout se passe comme si elle était au niveau 1. Ceci s'explique par le fait que le premier étage d'une TTL est un transistor multi-émetteur dont la base est reliée au + 5 V. La faible chute de tension dans la jonction base-émetteur fait que le potentiel à l'entrée de la porte est plus proche du niveau 1 (2,5 à 5 V) que du niveau 0.

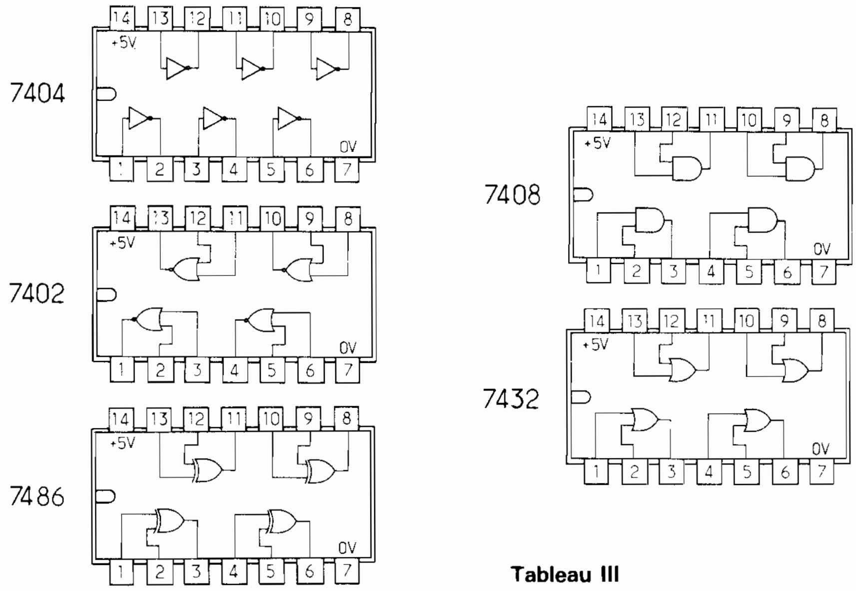


Tableau III

Fonction XOR

Cette fonction, appelée aussi « OU EXCLUSIF » est, pourrait-on dire, plus stricte que la fonction « OU ». En effet, si cette dernière donne un niveau 1 en sortie aussi bien pour un niveau 1 sur l'une de ses entrées que sur toutes ses entrées, la fonction XOR ne donne un 1 en sortie seulement si **une seule** des entrées est au niveau 1.

La représentation schématique d'une porte XOR, ainsi que sa table de vérité et son schéma équivalent réalisé avec des NAND sont donnés sur la figure 4.

Vous voyez que sa table est différente de celle d'une fonction OU ordinaire. Ici la sortie est au niveau 0 si A et B sont au niveau 1.

La fonction XOR s'exprime par la relation $\boxed{\bar{A}B + A\bar{B} = X}$ qui se lit « A barre B OU AB barre égal X ». Elle s'exprime couramment aussi par $\boxed{A \oplus B = X}$.

Cette fonction peut être réalisée par un assemblage de circuits NANDS comme sur la figure 4. Le circuit TTL du type 7486 regroupe 4 circuits XOR à 2 entrées (tableau III).

Un peu d'algèbre de Boole

Pour chaque fonction nous avons donné la relation correspondante. Pour le XOR, la formule est déjà plus compliquée. Il est temps maintenant de faire un peu d'algèbre de Boole. Mais que le lecteur se rassure, il ne s'agit pas de mathématiques compliquées, mais seulement de quelques calculs élémentaires qui aident beaucoup pour la résolution des problèmes de logique. Cette algèbre de Boole est constituée de quelques règles et théorèmes, comme ceux de De Morgan.

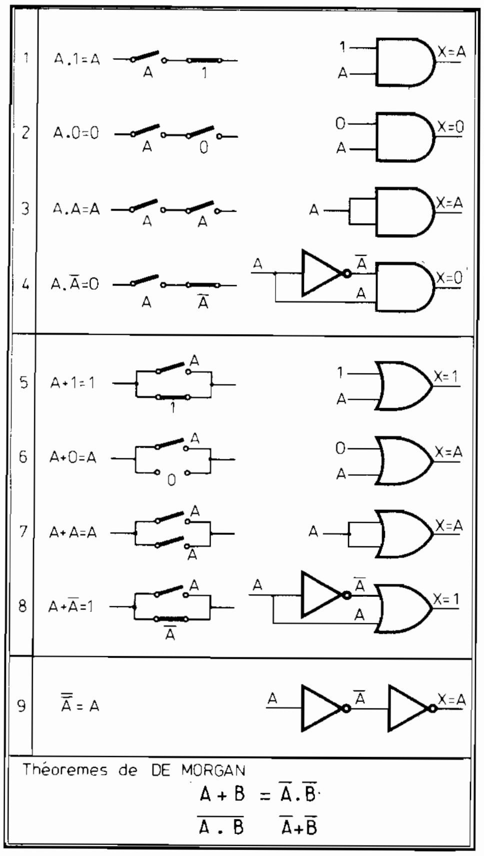


Tableau IV

Vous les trouverez rassemblées sur le tableau IV. Ils peuvent facilement se mettre en évidence par la pratique.

La règle 1, A.1 = A sera notre premier exemple. Pratiquement cette relation s'applique à une porte ET à deux entrées. L'une est en permanence au niveau 1. De ce fait, l'état de sortie sera le même que celui de l'autre entrée. Prenons un circuit 7400. Une des entrées (broche 10) est reliée en permanence au + 5 V (niveau 1). L'état à la sortie (broche 8) sera le même que celui de la deuxième entrée (broche 9). Si A = 1, X = 1 et si A = 0, X = 0. Les autres relations seront facilement mises en évidence expérimentalement.

Comme dans l'algèbre classique, on utilise la mise en facteur pour simplifier les expressions logiques (loi distributive). Si nous avons A + AB, nous pouvons mettre A en facteur ce qui donne A (1 + B).

Mais comme 1 + B est égal à 1 (tableau IV, règle 5) nous remplaçons A + AB par A. Pratiquement cela veut dire que si nous avons un circuit composé d'un OU et d'un ET réalisant la fonction X = A + A.B., nous pouvons tout simplement remplacer ces deux portes par une liaison directe entre A et X (fig. 5).

De même on peut simplifier une expression déjà mise en facteur par la loi distributive. L'expression A. $(\bar{A} + B)$ donne $A\bar{A}$ + AB soit AB, puisque $A.\bar{A} = 0$.

Nous vous conseillons de contrôler expérimentalement ces différentes étapes de calcul. Vous pouvez de même contrôler la relation :

$\boxed{A + \bar{A}B = A + B}$

qui est très utile à connaître lorsqu'on manipule les circuits logiques.

Théorèmes de De Morgan

Les théorèmes de De Morgan, non plus, n'ont rien de sorcier. Ils permettent de passer d'une fonction ET à une fonction OU et inversement.

Le premier théorème s'écrit : $\overline{A + B} = \bar{A}.\bar{B}$. Ainsi, si dans un calcul nous avons une expression de la forme $\overline{A + B}$ qui est une fonction NOR, nous pouvons la remplacer par $\bar{A}.\bar{B}$., équivalent à une fonction ET dont chaque membre est inversé. En résumé, nous pouvons « casser » la grande barre en deux, en changeant également de signe. Ici, le « + » est remplacé par « . ». Le circuit logique équivalent est montré sur la figure 6.

Grâce aux théorèmes de De

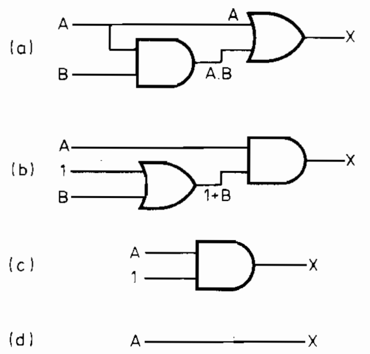


Fig. 5. – Le premier circuit (a) peut finalement être remplacé par une liaison directe entre A et X.

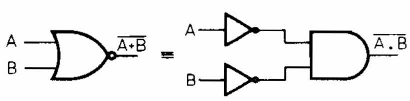


Fig. 6. – Deux circuits équivalents d'après le théorème de Morgan.

(1) A	(2) B	(3) $\bar{A}$	(4) $\bar{A}.B$	(5) $A+\bar{A}B$	(6) A + B
0	0	1	0	0	0
0	1	1	1	1	1
1	0	0	0	1	1
1	1	0	0	1	1

Fig. 7.

A	B	X
0	0	1
0	1	0
1	0	0
1	1	[illegible]

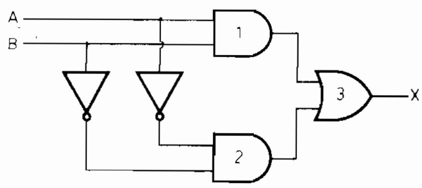


Fig. 8. – Table de vérité et circuit réalisant la fonction équivalence.

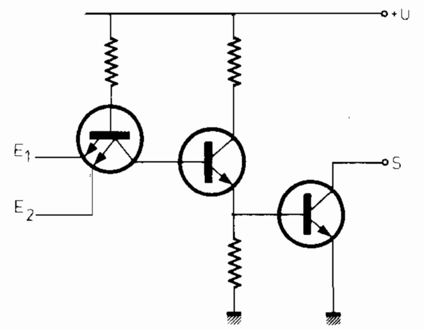


Fig. 9. – Circuit intégré TTL à collecteur ouvert.

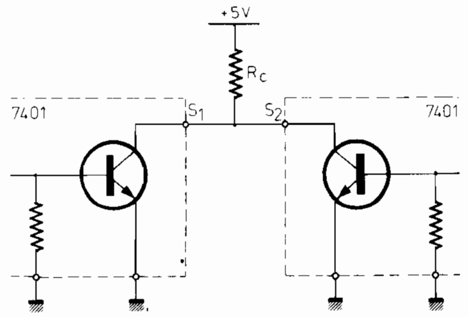


Fig. 10. – Couplage de deux sorties à collecteur ouvert.

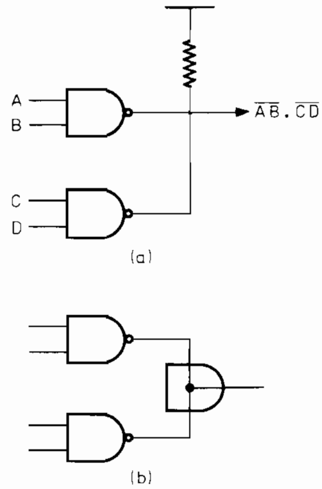


Fig. 11. – Circuit ET-CABLE (a) et sa représentation symbolique.

Morgan, une simplification peut être très rapidement effectuée en logique.

Parfois on rencontre des expressions avec deux grandes barres superposées. On casse d'abord une barre et on change de signe en cassant la seconde barre. En prenant comme exemple l'expression X = $\overline{\overline{A + \overline{B}}}$, une première transformation donne $\overline{\overline{A}.B}$. Puis nous aurons $\overline{\overline{A}} + \overline{B}$ que nous pouvons encore simplifier puisque $\overline{\overline{A}}$ = A et $\overline{\overline{B}}$ = B (Deux négations étant égales à une affirmation). Le résultat final est X = A + $\overline{B}$.

Parfois, pour faire une transformation, il est utile de rajouter deux barres sur toute l'expression, puis d'appliquer un théorème de De Morgan. Si nous voulons réaliser avec une porte NAND l'expression X = (A + B), nous aurons ainsi, X = $\overline{\overline{(A + B)}}$ qui se transforme en X = $\overline{\overline{\overline{A}.\overline{B}}}$ puis en X = $\overline{\overline{A}.\overline{B}}$.

Nous espérons que nos lecteurs comprennent maintenant comment il est possible de réaliser les fonctions principales en n'utilisant qu'un seul type de porte. Nous donnons à la fin de cet article la démonstration concernant le XOR de la figure 4 réalisé avec des portes NAND (Voir encadré).

Utilisation de la table de vérité

Pour chaque porte que nous avons étudiée, une table de vérité a été dressée afin de montrer quel était le niveau de sortie pour toutes les possibilités des états de l'entrée. Une table de vérité ne sert pas uniquement pour expliquer ce qu'est une porte. Elle peut servir pour vérifier une expression logique. Nous prendrons comme exemple :

(A + $\overline{A}$B) = A + B.

En plus des colonnes habituelles A et B, on établira successivement (voir fig. 7) les colonnes $\overline{A}$, complément de la colonne (1), puis $\overline{A}$.B. D'après ces quatre premières colonnes, on remplira les deux dernières. Celles-ci étant identiques, l'égalité est donc vérifiée.

La table de vérité sert également a déterminer un circuit d'après une fonction souhaitée. Expliquons-nous. Supposons que nous désirions réaliser un circuit logique qui nous donnerait en sortie le niveau 1 seulement lorsque les deux entrées ont un niveau identique. Traçons la table de vérité (fig. 8). Dans la colonne X de sortie nous mettons un 1 lorsque A = B = 0 et lorsque A = B = 1. Ainsi nous avons le niveau 1 en sortie si A ET B = 0 OU A ET B = 1. Nous pouvons exprimer cette affirmation d'une autre façon : X = 1 si on a $\overline{A}$ ET $\overline{B}$ ou A ET B, ce qui peut s'écrire d'une façon plus mathématique : X = $\overline{A}\,\overline{B}$ + AB, dont le schéma est donné sur la même figure 8. Cette fonction est appelée « Equivalence ». En comparant sa table de vérité avec celle du XOR, nous remarquons que la fonction équivalence est le complément de la fonction XOR. En conclusion, le XOR suivi d'un inverseur réalise aussi la fonction équivalence.

Fonctions câblées

Il existe des circuits intégrés TTL dits « à collecteur ouvert » pour lesquels l'étage de sortie est constitué, non pas par un totem pôle, mais par un transistor dont le collecteur est « en l'air » (fig. 9). Une résistance de charge est ajoutée à l'extérieur. Ceci permet le couplage de plusieurs sorties de portes, ce qui était interdit avec les totems pôles. La valeur de cette résistance dépend du nombre de sorties reliées entre elles.

Le circuit intégré TTL du type 7401 comporte 4 portes NAND à deux entrées et une sortie à collecteur ouvert. Si nous relions la sortie de deux de ces NAND à une résistance commune (fig. 10), le point commun sera au niveau 1 seulement si les deux sorties sont à l'état 1. Dans ce cas les deux transistors de sortie sont bloqués.

Si une des sorties est au niveau 0, ce qui signifie que le transistor correspondant est passant, le point commun de la résistance sera à l'état 0. Une telle connexion est appelée « ET CABLE », car la fonction ET a été réalisée par câblage. On a en effet en sortie $\overline{AB}.\overline{CD}$. La représentation symbolique de cette fonction câblée est montrée sur la figure 11. Ce montage est parfois appelé « OU CABLÉ » puisque, grâce à De Morgan, $\overline{AB}.\overline{CD} = \overline{AB + CD}$.

Nous espérons que ces propos auront aidé votre compréhension des circuits logiques. Nous étudierons plus tard d'autres montages plus sophistiqués (circuits combinatoires et séquentiels) dont les applications sont innombrables.

J.-B. P.

Application des théorèmes de De Morgan au circuit XOR de la figure 4.

A la sortie du NAND 1 nous avons $\overline{A.B}$. qui est appliqué à l'une des entrées des deux portes 2 et 3. Ainsi le NAND 2 a en sortie : $\overline{A.\overline{A.B}}$., et le 3 a : $\overline{B.\overline{AB}}$, de telle sorte qu'à la sortie du dernier NAND 4 nous avons l'expression suivante :

$\overline{\overline{A.\overline{A.B}}\;.\;\overline{B.\overline{A.B}}}$.

Première application d'un théorème de De Morgan :

$\overline{\overline{A.\overline{A.B}}} + \overline{\overline{B.\overline{A.B}}}$.

Deux barres superposées et de même longueur signifient une double négation, donc une affirmation, et peuvent donc être enlevées. Ceci donne :

$A.\overline{A.B}. + B.\overline{A.B}.$

Cassons la barre au-dessus de A.B. :

A. $(\overline{A} + \overline{B})$ + B. $(\overline{A} + \overline{B})$

soit, en utilisant l'algèbre classique : A.$\overline{A}$. + A$\overline{B}$ + B.$\overline{A}$. + B.$\overline{B}$.

Mais nous savons que A.$\overline{A}$. ou B.$\overline{B}$. = 0. Il reste :

$\boxed{X = A\overline{B} + \overline{A}B}$